

教育部教學實踐研究計畫成果報告

Project Report for MOE Teaching Practice Research Program

計畫編號/Project Number：PEE1080091

學門專案分類/Division：工程學門

執行期間/Funding Period：2019-08-01-2020-07-31

半導體元件製程技術實物實作

半導體製程技術

計畫主持人(Principal Investigator)：蔡宗惠

共同主持人(Co-Principal Investigator)：

執行機構及系所(Institution/Department/Program)：國立臺灣海洋大學

/光電與材料科技學系

成果報告公開日期：

立即公開 延後公開(統一於 2022 年 9 月 30 日公開)

半導體元件製程技術實物實作

一. 報告內文(Content)(至少 3 頁)

1. 研究動機與目的(Research Motive and Purpose)

半導體相關工業為目前台灣最重要的產業，亦是高科技工業的指標產業。半導體相關產業的上下游公司在近數十年的努力發展下形成了強而有力的生產及供應聚落。產業中相關的人力來源必須仰賴國內理工科系畢業生充實其產業之人力需求。同時半導體業界之平均薪資水準較高可以吸引優秀學生立志加入其產業，因此半導體相關課程實為本系熱門課程之一。半導體製程技術課程進行的方式只能使學生於學理中理解各種製程的方法及製程工具的原理，但缺乏務實的實作經驗，往往無法深入了解製程產生的問題。例如:在金屬鍍膜的製程中，真空度及溫度是兩個重要的參數，但是如果沒有實驗操作使用中去了解製程參數與製造後產物的特性之相關性，學生很難去分析一個製程參數的優缺點，及各製程相互影響的機制。一般而言以濺鍍鋁膜為例、製程參數條件若真空不能抽到 $5 \times 10E-7$ Torr 以下、溫度低於 350°C 可能會造成鋁膜的晶粒太小，表面粗糙度上升、又可能造成厚度不足等製程失敗的主因。學生若能有動手實作的經驗，他可以提升各單一製成的實際工作能力，同時他也因為經歷了整個製程流程而能夠了解各個製程之間相互影響到最終元件產出的良率因子。例如:生成井區擴散中，若溫度控制不良，則結合剖面(junction profile)會有深度不足，必須到完整元件製作完畢後，才能經由電性量測才能發現這個問題、而這也可能是因為在井區擴散前的場氧化層去除不良所導致的，是故，學生必須親自實作下，才能體會製程整合重要性，這些相關的知識是無法在現行的課程中讓學生於課堂上直接學習並吸收，因此本課程的教學方法需要以實物實作的部分加以補足之。

2. 文獻探討(Literature Review)

3. 研究問題(Research Question)

半導體製程技術課程應該為技術為主、學理為輔之型態，但苦於沒有充足的機儀器讓同學動手實作使得本課程必須以課本、影片、模型、教具及實物(製作完畢之晶圓及晶片本體)做為課程之主要內容，而真正實作電晶體的部分無法實際進行。因此構想本計畫，將邀請半導體業界專家一同對本課程升級，使其達到實物實作的課程目標。問題解決策略參考英國蘭卡斯特大學(Lancaster University)物理系研究所碩士班之半導體元件物理課程所使用的課程結構，其中以小班制(五人)做為課程之人數基礎。實務演練中以實做 Bipolar Junction Transistor (BJT)作為主軸並配合黃光、擴散工程以及以兩吋晶圓為基礎的基板的製程進行實作，元件製作完成後又以示波器、波形產生器等量測儀器作為電晶體電性量測之基準，標定電晶體的放大倍率增益值等電晶體電性特性參數。而這些量測出來的結果，就作為學生評量的標準。希望能夠把此課程實踐的精神引入於本計畫中，藉由此之實作培養學生的工程師能力及工程師思維方法。本研究為學生動手實作半導體元件，以了解元件運作與原理的主題而設計本實驗，教學目標為學生能經過此課程的認知所得到的知識為(1)了解半導體元件運作原理、(2)了解並實作半導體元件製程中的黃光微影工程、蝕刻化學工程、熱擴散工程及金屬薄膜工程等各組重要製程、(3)能了解並實作元件後之量測分析、(4)整合製成並提出改善方案的教學目標。

4. 研究設計與方法(Research Methodology)

本研究分實驗組、對照組進行教學研究。對照組是 108 學年第一學期在東吳大學物理系所開之半導體物理(BPS43401) 而教學方法以投影片說明學習內容及方向。實驗組是 108 學年第二學期在海洋大學光電材料系所開之半導體製程技術(D89010KU)其教學方法的部分將以投影片說明內容及學習的方向，加上分組進行實驗實作在每一個實驗段落中檢視樣品完成度，並以學生討論製程除錯後在進行下一階段的課程。實驗組為學生動手實作半導體元件，以了解元件運作與原理的主題而設計實驗，初期的教學目標為學生能經過此課程的認知所得到的知識，其中半導體元件運作原理、實作半導體元件製程中的黃光微影工程、蝕刻化學工程、熱擴散工程及金屬薄膜工程、實作元件之量測分析及整合製成並提出改善方案為教學目標。學生學習評量以學生畢業後之就業追蹤為主要分析的參數，希望可以由就業到半導體，希望可以由直接進入半導體的就業比率，來說明此一課程學習成效。各週課程進度如下

1 半導體工業之現況 介紹目前國內半導體工業發展的歷史及目前供應鏈上下

游整合的型態，以及台灣在全球半導體事業戰略中之地位。

2 介紹超大型積體電路製作概論 半導體工廠相關配置說明如工廠結構、廠務設施以及潔淨室之形成與建造。

3 半導體元件物理:3-1. 單晶矽的材料特性。

3-2. 能帶與能隙。

3-3. 載子及載子傳輸的機制。

3-4. 二極體的結構、元件物理、電性特性及量測準則。

3-5. 金氧半場效電晶體之工作原理。

3-6. 積成電路之整合。

3-7. 組合式數位邏輯概論。

4 半導體製程技術(1) 高溫擴散工程

5 二極體實作(1) 5-1. 晶片準備、清洗。

場氧化。 分組實作

6 半導體製程技術(2) 黃光工程

7 二極體實作(2) 7-1. 場區曝光顯影。7-2. 場區氧化層蝕刻。 分組實作

8 半導體製程技術(3) 蝕刻工程

9 二極體實作(3) 9-1. 井區擴散。9-2. 犧牲層去除 分組實作

10 半導體製程技術(4) 薄膜技術及導線工程

11 二極體實作(4) 11-1. 選擇區氧化。11-2. 選擇區黃光。

11-3. 選擇區蝕刻。11-4. 選擇區擴散。 分組實作

12 半導體製程技術(5) 化學機械研磨

13 二極體實作(5) 13-1. 接觸金屬黃光。13-2. 接觸金屬鍍膜。13-3. 抬舉工程。 分組實作

14 半導體製程技術(6) 製程整合及良率分析

15 二極體實作(6) 15-1. 電性量測。15-2. 電性分析。 個人實作

16 學習成果展覽 展出實作實物及學習心得海報並繳交製程整合報告。

5. 教學暨研究成果(Teaching and Research Outcomes)

教學之對象為大三、四及研一的同學。以原課程中加入動手實作的數個連續製程實驗，將課文中學習到的知識轉化為實際可用的製造手段，並且以製造完成後的元件來標定學生對於此一課程的理解消化的程度。為此，我們比對使用這一個改善後課程學生之學習能力與以

前只有課堂課程再用書面考試的方法所產生的差異以及在這個架構下學生求得課程進步的動力與方向。分析實驗組比對對照組在研究結果顯示課程範圍中討論傳統 IC 製作製程，即黃光、蝕刻、高溫、薄膜及 CMP 等工程及相關物理。又將這些製程整合後，交互運用於製作出積體電路的知識上實驗組有較高的理解。配合動手實作二極體於矽基板上，實驗組學生更能深刻體會製程的關鍵技術及工程考量等相關思維。教材的運用為 SZE 之 VLSI Technology McGraw-Hill International Editions ISBN: 0-07-100347-9。教學資源應用為研究所實驗室已有的機儀器，加上 DIY 之新開發的工具作為製具來支持本課程實做部分。真空微電子實驗室用來成長奈米碳管及石墨烯的高溫真空爐管就可以用來成長氧化矽等高溫製程，又如我們改變了真空電子場發射量測系統，使其成為一個真空蒸鍍器用來鍍鋁，而學生可以藉由這一個系統完成金屬鍍膜的製程。而學生成績考核方式如下

1. 實作元件的量測結果作為學生成績考核評量之標準*。(60%)
2. 小組實作製程整合(process integration)技術報告。(30%)
3. 工作態度側寫(work attitude profile)。(10%)

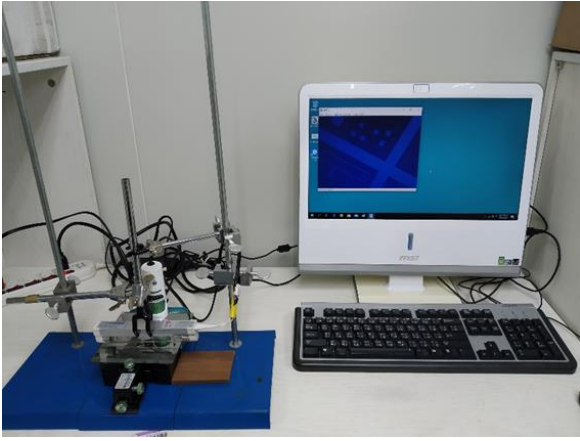
在各檢查點中各有一個量測的項目，這些項目細則請見下表項目、標準、分數:

1. diode I-V characteristics 正確量出 100
2. diode leakage current (I_r) $I_r > 1\text{mA}$ 60
 $1\mu\text{A} < I_r < 1\text{mA}$ 80
 $< 1\text{nA}$ 100
3. diode reverse recovering time (t_{rr}) $t_{rr} > 1\text{s}$ 60
 $0.01\text{S} < t_{rr} < 1\text{S}$ 80
 $0.00001\text{S} < t_{rr} < 0.01\text{S}$ 100
4. Design a Wheatstone bridge 100

學生成績考核方式之實作元件的量測成績為項目 1-4 的平均值。完成之教學成

果是利用創新簡單的實驗器具加以改善而完成開發新教材，新教材開發如下:

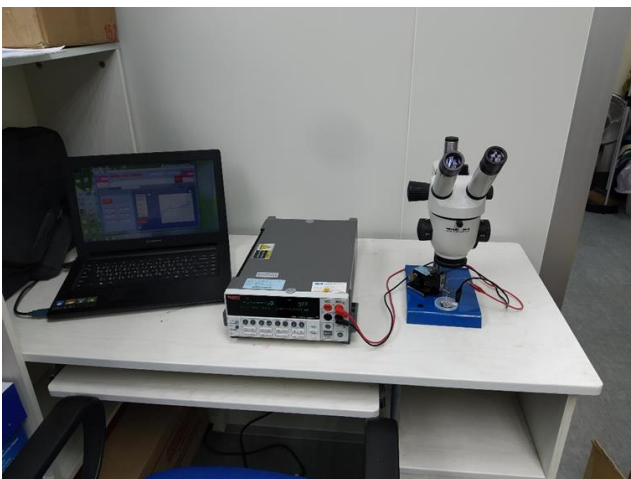
(1)簡易黃光系統



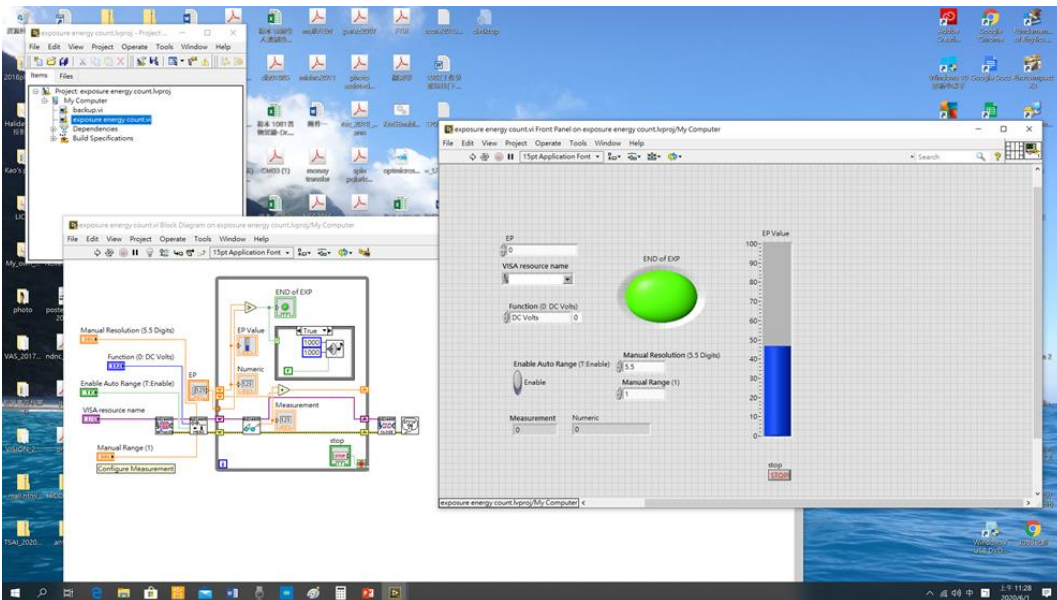
(2)真空蒸鍍器



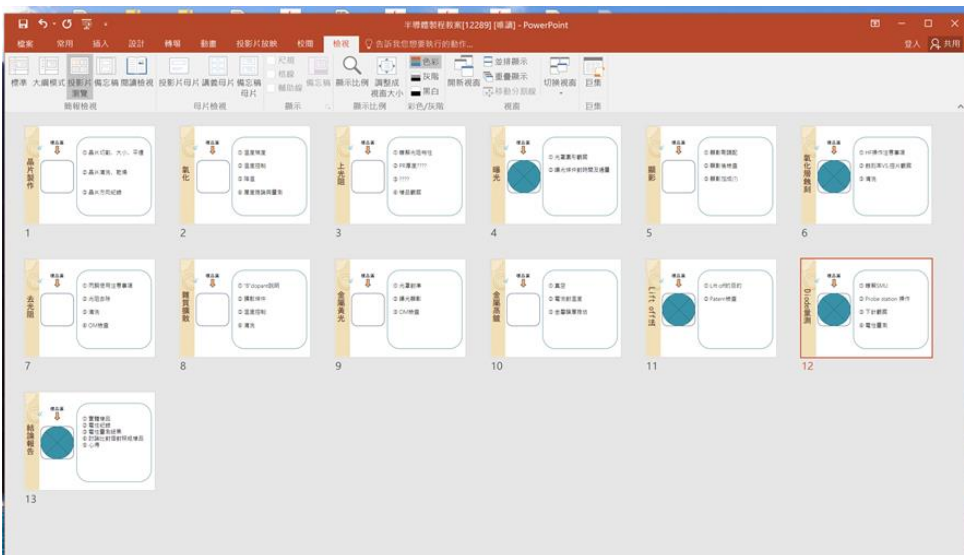
(3)簡易探針座



(4) Exposure system by LabVIEW



(5) Process flow chart

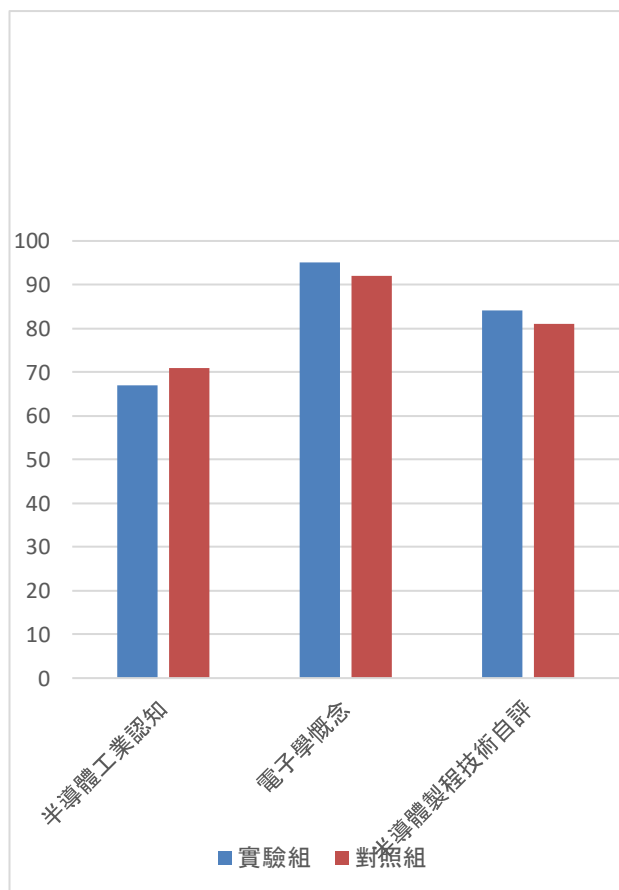


而教學評量工具以問卷為主、並將問卷結果輔以 PDCA 品質管理循環及 outcome based 之教育理念加以持續改進。

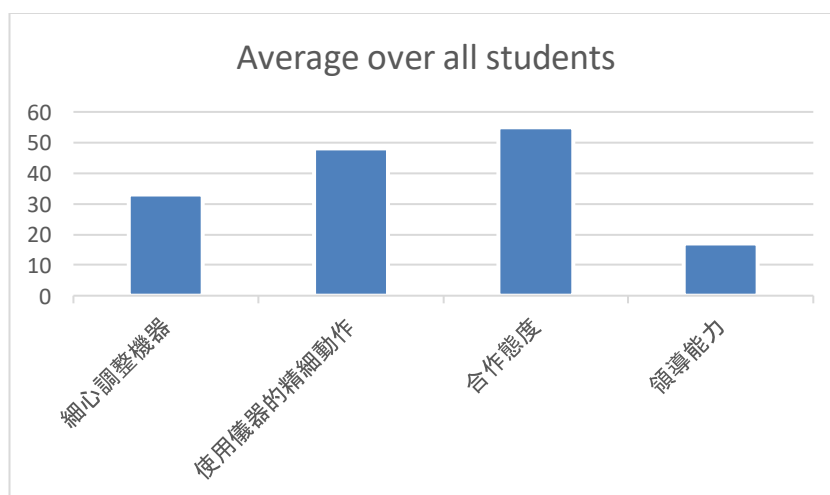
- (1) 教學成果為 80%以上之修課學生能產出自行製作之二極體 65%以上之修課學生能產出自行設計製作之固態積體電橋。70%以上之修課學生能理解並說明半導體五大製程技術之細節。100%之修課學生能瞭解二極體運作的物理。而教學成果公開發表分享之規劃將於學期末舉辦學習成果展覽並展出實作實物之元件及學習心得海報。並展示學生的製程整合報告。教學成果公開

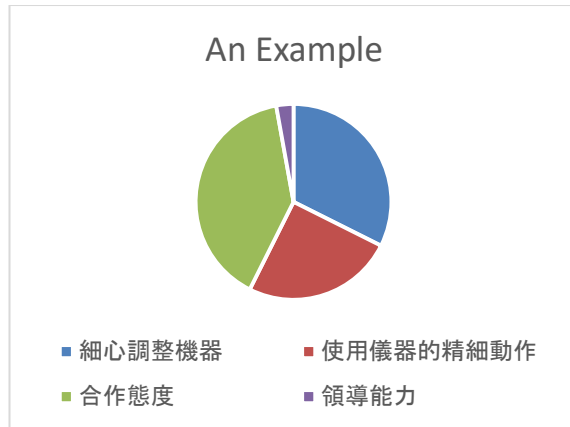
發表分享之規劃為統計修習本課程之學生畢業後進入半導體相關產業之比率作為教學成果成效之主要指標。並以問卷統計課程內容對學生實質就於業之幫助與回饋。

(2) 教師教學反思_1 學習背景分析:



_2 工作態度側寫





(3) 學生學習回饋_海洋大學 108 學年度第 2 學期課程評鑑

- 課程平均值：4.587 課程標準差：0.863
- 聘任系所平均值：4.289 聘任系所標準差：1.065
- 所屬學院平均值：4.399 所屬學院標準差：1.034
- 校平均值：4.394 校標準差：0.991

6. 建議與省思(Recommendations and Reflections)

教學之對象為大三、四及研一的同學。研究結果中顯示學習背景分析中很重要的是工作態度側寫。我們觀察同學在實作時段中，學生工作態度的問題，如細心調整機器，使用儀器的精細動作，更重要的是合作態度及領導能力。也導入 5S 運動 教導學生了解半導體工廠的工作型態是不同於其他行業如水產養殖、水利工程等工作。

二. 參考文獻(References)

SZE VLSI Technology McGraw-Hill International Editions ISBN: 0-07-100347-9

三. 附件(Appendix)

與本研究計畫相關之研究成果資料，可補充於附件，如學生評量工具、訪談問題等等。

附件 1 Mid-term Exam paper

1. Using “HOT-COLD PROBE” method to discover the silicon wafer properties.

- (a) A is N or P type?
- (b) B is N or P type?
- (c) Explain your answer and describe the test procedure.

2. Test this “BLACK BOX” which is a diode and answer the question:

- (a) Which is correct? (1) A-  -B (2) B-  --A
- (b) What is this diode's resistance in forward bias?
- (c) Will you be able to find out the reverse current?

3. Silicon crystal structure as show in Fig. 1, if the Si-Si bond length is 2.37\AA , bond angle is 109.5°

- (a) Calculate the length “a”, which is the unit cell length.
- (b) From the periodic table, find out the atomic mass of silicon, and by that combined with answer (a), calculate the density of single crystal silicon.

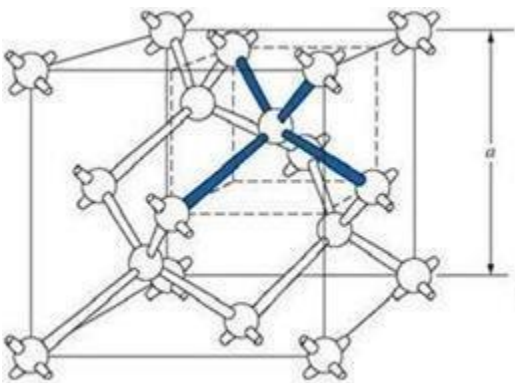


Fig.1

4. Silicon wafer has boron doped in concentration of 3×10^{16} , we then thermal diffuses Arsenic into top layer of the wafer by introduced the concentration of 7.5×10^{19} , which then formed a *pn* junction, (a) calculate the strongest build in electric field and (b) calculate the build in potential.

5. What is the “Reverse Recovery Time” (t_{rr}) of the diodes? Please describe the character process and discuss why such t_{rr} effect the circuit operation speed?

附件 2 Pre-Class Question note

半導體元件物理課前問卷

學號:

1.是否修過固態物理? 是 否

2.下列何者為台灣的積體電路製造商? 填入代號 ()

①鴻海 ②中美晶 ③台積電 ④華邦電子

3. LED 是何者縮寫 ()

①Light Emitting Diode

②Laser electron Devices

③Large Electronics Division

④Lab Energy Dukes

4.電晶體是組成積體電路的基本架構? 是 否

5.我修過電子學相關課程並瞭解邏輯閘? 是 否

6.手機內有很多 IC , 電腦也是? 是 否

7.我想瞭解電腦是如何工作的 , 但沒有課程能教育我或滿足我的求知慾

是 我想瞭解 _____ , 但我不知如何獲得相關知識。

否 我上過 _____(課) , 可以充分瞭解電腦硬體

8.我對半導體製作有認知

①我已經非常瞭解 IC 製作過程

②我知道部分在清淨室(Clean Room)的一些半導體製程

③我知道如何使用真空系統以及鍍膜工具

④我完全沒有認知與接觸相關的學習

